

Adaptación de los laboratorios de electrónica digital al grado de ingeniería electrónica en la UB

R. Casanova, A. Dieguez, y A. Herms

Departament d'Electrónica de la Universitat de Barcelona
SiC

Barcelona, Spain
rcasanova@el.ub.es

Abstract—El Departament d'Electrónica de la Universitat de Barcelona está inmerso desde hace tres años en la implantación del grado de ingeniería electrónica. Este cambio ha implicado pasar de una enseñanza de segundo ciclo que se cursaba en dos años a otra que se cursa en cuatro con lo que se han ampliado y reestructurado temarios y asignaturas. Al mismo tiempo, se ha pasado a una enseñanza por competencias, con objetivos claros de enfoque práctico por lo que se han potenciado todavía más los laboratorios. Este artículo presenta como se han planificado los laboratorios de las asignaturas de electrónica digital, haciendo énfasis en el aspecto de adquisición de competencias por parte de los alumnos. El objetivo de estos laboratorios es generar futuros ingenieros con creatividad, iniciativa, autosuficiencia, capaces de trabajar en equipo, y preparados para aprender constantemente y así poder adaptarse a un entorno laboral cada vez más dinámico y competitivo.

Keywords—*Electrónica digital, Verilog, FPGA, ASIC, CMOS.*

I. INTRODUCCIÓN

Antes de la implantación del grado de ingeniería electrónica, el temario de electrónica digital estaba dividido en tres asignaturas. La asignatura de Sistemas Digitales se centraba en la metodología y diseño de un sistema digital mientras que la asignatura de Diseño Microelectrónico se enfocaba en el diseño de circuitos a nivel de transistor. Ambas asignaturas eran obligatorias. La tercera asignatura se llamaba Diseño de Circuitos Integrados Específicos y se enfocaba en el diseño digital con lenguajes de descripción de hardware. En esta asignatura se enseñaba principalmente a los alumnos a trabajar con el lenguaje de Verilog. El objetivo final era que el alumno fuera capaz de diseñar un circuito a nivel RTL con Verilog y que viera ligeramente como con éste lenguaje se puede mejorar la productividad, el diseño y verificación de circuitos digitales. Esta última asignatura era optativa por lo que muchos alumnos acababan la carrera sin haber visto nunca un lenguaje de descripción de *hardware*. Otro de los problemas con esta asignatura era que debido al temario a dar, apenas quedaba tiempo para que el alumno aprendiera no solo a describir circuitos a nivel RTL, sino que fuera capaz de escribir código sintetizable e implementarlo en una FPGA o en un ASIC. El primer problema se resolvió reformulando las

prácticas de la asignatura de Sistemas Digitales e introduciendo en ellas Verilog que hasta ese momento se realizaban por captura de esquemáticos. El segundo problema, síntesis de circuitos, quedaba pendiente pero con la entrada del grado de ingeniería electrónica se decidió usar la ocasión para solucionarlo.

A la hora de adaptar las asignaturas de la licenciatura al grado se tuvo en cuenta todos estos aspectos. Se decidió mantener las dos asignaturas obligatorias de la licenciatura pero se introdujo una nueva asignatura obligatoria llamada Diseño y Síntesis de Sistemas Digitales para solucionar los puntos flojos comentados anteriormente. Esta asignatura hereda parte de los contenidos de la asignatura de Diseño de Circuitos Integrados Específicos pero se eliminan temarios duplicados como enseñar Verilog y se añaden nuevos conceptos como la síntesis de sistemas digitales. Además, la implementación del grado ha servido para introducir una nueva asignatura de electrónica digital básica (álgebra de Boole, circuitos combinatoriales y secuenciales básicos, etc ...) que no había en la licenciatura. El hecho de que estos temarios no estuvieran incluidos en la licenciatura, se debía a que al ser una carrera de segundo ciclo se suponía que el alumno había adquirido esos conocimientos durante los estudios de primer ciclo. Para todos aquellos alumnos que no pudieran acreditar los conocimientos mínimos requeridos, había una asignatura de electrónica digital básica que se debía de cursar dentro de un curso puente de acceso a la ingeniería. Con la introducción de esta asignatura en el grado de la ingeniería los conocimientos de electrónica digital básica quedan homogeneizados.

Con los cambios al grado, se paso de dos asignaturas obligatorias de diseño de electrónica digital a cuatro: Diseño Digital Básico (DDB), Sistemas Digitales y Estructura de Procesadores (SDEP), Diseño Microelectrónico (DM) y Diseño y Síntesis de Sistemas Digitales (DSSD). La tabla 1 muestra la relación entre las asignaturas antiguas de la licenciatura y las nuevas del grado. Los temarios de estas asignaturas y la forma de explicarlos se han adaptado para que los alumnos acaben adquiriendo las siguientes competencias:

-Capacidad de análisis y síntesis.

-Capacidad de resolución de problemas con iniciativa, creatividad y toma de decisiones tecnológicas de acuerdo con criterios de coste, calidad, seguridad, sostenibilidad y tiempo.

-Capacidad de trabajo en equipo o en grupo multidisciplinar y habilidad para trabajar de manera autónoma con capacidad de iniciativa y espíritu emprendedor.

-Conocimiento de materias básicas y tecnológicas, que capacite el alumno para el aprendizaje de nuevos métodos y tecnologías, así como que le dote de una gran versatilidad para adaptarse a nuevas situaciones.

-Capacidad para concebir, diseñar y producir equipos y sistemas electrónicos, especialmente dedicados a la electrónica de consumo y a las tecnologías de la Información y Comunicaciones. En particular se hace énfasis en el diseño de circuitos digitales apoyándose en las tecnologías basadas en lógica programable y circuitos integrados de aplicación específica.

Los laboratorios de las asignaturas son el puente entre conocimientos teóricos y el mundo laboral. Por este motivo, con el paso al grado se han potenciado ciertos aspectos en los laboratorios de electrónica digital que permitan formar futuros ingenieros capaces de afrontar con éxito el cada vez más competitivo mundo laboral. Para ello, en los laboratorios se trabaja con las herramientas más actuales de diseño digital pero como no es posible abarcarlas todas, se intenta que el alumno aprenda no solo el manejo de estas sino el cómo se trabaja con ellas. Esto es muy importante porque los comandos de una herramienta dependen de cada fabricante. Si el alumno aprende bien el método de trabajo con una herramienta de un fabricante, pasar a la herramienta de otro que sirve para lo mismo no debería de ser ningún problema. La curva de aprendizaje solo consistiría en aprender los comandos de la nueva herramienta de manera que el futuro ingeniero podría ser productivo al cien por cien en cuestión de días o pocas semanas.

Otro de los aspectos que más se ha potenciado es la capacidad de los alumnos a solucionar problemas. Para ello, la mayoría de las sesiones de laboratorio no son tutorizadas, lo

TABLA I. EQUIVALENCIA DE ASIGNATURAS DE LICENCIATURA Y GRADO DE INGENIERIA ELECTRÓNICA.

Licenciatura	Grado	Tipo (lic. / grad)
Diseño Digital Básico	Diseño Digital Básico	Curso puente (solo para alumnos con conocimientos previos convalidables)/Obligatoria
Sistemas Digitales	Sistemas Digitales y Estructura de Procesadores	Obligatoria/Obligatoria
Diseño Microelectrónico I	Diseño Microelectrónico	Obligatoria/Obligatoria
Diseño de Circuitos Integrados Específicos	Diseño y Síntesis de Sistemas Digitales	Optativa/Obligatoria

que quiere decir que al alumno se le propone realizar un circuito determinado con unas especificaciones y tiene que ser capaz de realizarlo él solo. Para ello se pone a disposición del alumno herramientas para poder verificar que el circuito funciona correctamente. De esta manera encuentra y corrige fallos de manera autónoma y va habituándose a trabajar como se hace en un entorno profesional. La tarea de los profesores de prácticas es en estos casos es la de ayudar a los alumnos a aprender a razonar donde están los fallos y encontrar las causas de estos. Esta ayuda es más necesaria en los laboratorios de cursos iniciales, pero poco a poco los alumnos van desarrollando las habilidades necesarias para operar de forma casi autónoma. Otro de los aspectos que se fomenta es que el alumno se dé cuenta que en ingeniería no existe una única solución y que todos los circuitos que cumplan los requerimientos de coste y prestaciones son correctos. Las únicas prácticas tutorizadas son aquellas en las que se enseña a manejar una herramienta determinada. Además, en el laboratorio de Diseño y Síntesis de Sistemas Digitales se potencia en el trabajo de equipo y liderazgo a través de una práctica que intenta emular el desarrollo de un producto dentro de una empresa. Este se

TABLA II. CONOCIMIENTOS Y COMPETENCIAS A ADQUIRIR EN CADA LABORATORIO DE LAS ASIGNATURAS DE DISEÑO DIGITAL.

Asignatura	Conocimientos	Competencias
DDB	-Saber analizar y diseñar circuitos a partir de funciones lógicas y máquinas de estado a partir de un conjunto de especificaciones	Capacidad de resolución de problemas con iniciativa, creatividad y toma de decisiones.
SDEP	-Capacidad de diseñar circuitos de electrónica digital para aplicaciones de electrónica general, telecomunicación y computación. -Diseñar sistemas digitales en HDL que muestren un entendimiento del hardware básico y las herramientas.	Capacidad de resolución de problemas con iniciativa, creatividad y toma de decisiones.
DM	-Conocer los principios de la fabricación de circuitos integrados y el impacto de la tecnología en el sistema final -Saber diseñar estructuras CMOS de puertas simples y complejas	Capacidad de resolución de problemas con iniciativa, creatividad y toma de decisiones.
DSSD	-Entender la diferencia entre código HDL para simulación de hardware y síntesis de hardware. -Usar herramientas de CAD para la síntesis física de un diseño descrito en HDL para la obtención de un layout para fabricación y test o implementación FPGA. -Verificar diseños de hardware en varios niveles de abstracción en el flujo de diseño.	Capacidad de resolución de problemas con iniciativa, creatividad y toma de decisiones. Trabajo en equipo y capacidad de liderazgo.

divide en diferentes módulos cada uno de los cuales es desarrollado por un equipo diferente. Este laboratorio se cursa en tercer año y los alumnos ya están preparados para afrontar este reto. En la tabla 2 se resume los objetivos de aprendizaje de los laboratorios y las capacidades a adquirir.

El objetivo de este artículo es describir como se han planificado los laboratorios de electrónica digital dentro del grado de ingeniería electrónica de la Universitat de Barcelona. Los temarios de las asignaturas no han sufrido muchos cambios ya que estos se han ido adaptando cada año a los cambios que va sufriendo el campo de la electrónica. En cambio, los laboratorios si han sufrido cambios más profundos sobre todo para poder introducir Verilog y síntesis de circuitos. El artículo se ha dividido de tal manera que en cada uno de los siguientes apartados se explica el laboratorio de cada una de las asignaturas. Los laboratorios se presentan en el orden con el que se encuentran los alumnos de manera que se puede ver como los conocimientos adquiridos en un laboratorio se utilizan luego en los siguientes dando una perspectiva global.

II. LABORATORIO DE DISEÑO DIGITAL BASICO

La asignatura de Diseño Digital Básico se centra en el estudio de la algebra de Boole y se introducen circuitos básicos como multiplexores, comparadores, unidades aritmético lógicas, codificadores y decodificadores. También se enseña a los alumnos circuitos secuenciales simples como flip-flops, contadores y máquinas de estado. Todo ello se desarrolla a nivel de puerta lógica y los alumnos trabajan con esquemáticos.

El laboratorio de la asignatura consta de 9 sesiones, 1 de ellas introductoria y 8 de realización física de diferentes circuitos. Hasta hace 6 años, las prácticas se realizaban con un entrenador lógico NAND 004 de la casa Micronand Aplicaciones Digitales como el que se muestra en la figura 1. El alumno disponía de diferentes circuitos integrados comerciales que debía insertarlos en el entrenador lógico y conectarlos entre ellos para obtener la funcionalidad requerida.



Figura 1. Entrenador lógico NAND 004 de la casa Micronand aplicaciones digitales.

Los entrenadores lógicos permitían emular un PCB pero sin la necesidad diseñar una placa ni de soldar componentes, por lo que se podía realizar el circuito en una sola sesión. El principal inconveniente de los entrenadores lógicos era que las conexiones se tenían que hacer con cables que normalmente hacían falso contacto. Esto llevaba de cabeza a los alumnos porque cuando el circuito no funcionaba no sabían si habían cometido un fallo o era un falso contacto. Además, cuando la complejidad de los circuitos requería un elevado número de componentes y conexiones, el entrenador quedaba lleno de una maraña de cables que hacía muy difícil encontrar un fallo. Para los profesores esto también era un problema ya que ellos estaban obligados a resolver el fallo, en caso de haberlo, por tal de impartir una nota justa al alumno.

Debido a estos problemas, y a que el uso de componentes discretos para la implementación de circuitos digitales va quedando un poco obsoleto, se decidió remplazar los entrenadores lógicos por FPGAs. Estos son dispositivos totalmente reprogramables que permiten implementar cualquier tipo de circuito digital (siempre y cuando quepa en la FPGA) y que cada vez son más utilizados en la industria. Para este laboratorio se fabricó una placa de desarrollo que contiene un dispositivo FPGA Cyclone EP1C3T144C8N de la casa Altera, 4 displays de 7 segmentos, 20 interruptores, 20 LEDs, un puerto de expansión, un par de pulsadores, un oscilador de 20 MHz y un conector JTAG. La placa se muestra en la figura 2.

Los alumnos introducen el diseño a través de una herramienta de captura de esquemáticos (dibujan el circuito a nivel de puerta). Esta herramienta de captura se engloba dentro de las herramientas de desarrollo de la casa Altera llamado Quartus. Una vez han introducido el esquemático, éstos deben indicar a que pines de entrada y salida de la FPGA se conectan las entradas y salidas de su circuito y finalmente sintetizar el circuito. El proceso de síntesis lo realiza la herramienta que produce un fichero de configuración de la FPGA que se carga a

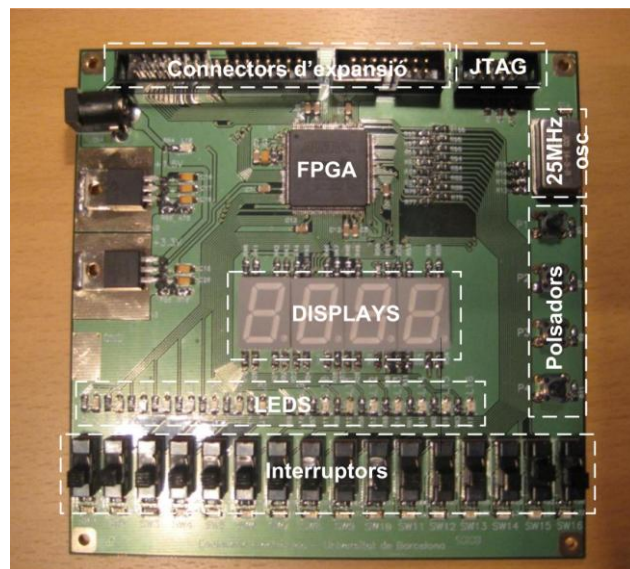


Figura 2. Placa de desarrollo usada para los laboratorios de electrónica digital.

través del puerto JTAG de la FPGA. El proceso de síntesis y lo que es realmente una FPGA se explica de una forma muy básica a los alumnos. Estos aspectos se tratan en asignaturas y laboratorios posteriores.

El hecho de usar un entorno de desarrollo como Quartus, que permite la introducción de un circuito ya sea a través de captura de esquemáticos, de lenguajes de descripción de *hardware*, o una mezcla de ambos, planteó un debate entre los profesores sobre que método deberían usar los alumnos para la realización de este laboratorio. Finalmente, se decidió el uso de esquemáticos básicamente porque de esta manera el alumno trabaja a nivel de puerta y ve claramente que dispositivos está manejando en cada momento. En cambio, con un lenguaje de descripción de *hardware*, los alumnos deberían introducir el diseño a nivel de transferencia de registros (RTL) que es más abstracto y por lo tanto cuesta más visualizar el *hardware*. El paso a un nivel de abstracción mayor se realiza en los laboratorios de las asignaturas de Sistemas Digitales y Síntesis de Sistemas Digitales.

III. LABORATORIO DE DISEÑO DIGITAL

En este laboratorio, se introduce el lenguaje de descripción de *hardware* Verilog. El objetivo de las prácticas es enseñar al alumno a describir circuitos digitales a nivel RTL. Para facilitar el proceso de aprendizaje del lenguaje, se limita el número de comandos de éste a aquellos que son necesarios para describir circuitos a nivel RTL y escribir tests de verificación simples. De esta manera el alumno no tiene que lidiar con otros comandos que no son necesarios para este nivel de descripción. Este tipo de enfoque no es lo típico que se encuentra en cualquier libro de Verilog u otro lenguaje de descripción de *hardware*. Estos normalmente presentan primero toda la sintaxis del lenguaje en toda su potencia y luego se pasa a ver como se usa para describir circuitos a diferentes niveles de abstracción: transistor (solo en el caso de Verilog), puerta, RTL y funcional. Las descripciones a nivel de puerta y funcional se deja para la asignatura de Diseño y Síntesis de Sistemas Digitales. En ella, los alumnos ya estarán habituados al lenguaje y a la forma de trabajar en Verilog, por lo que será más fácil ver nuevos usos del lenguaje, nuevos comandos y como con estos facilitan ciertas situaciones con las que el lenguaje a nivel RTL quedaba limitado.

El laboratorio se divide en nueve sesiones, una de ella introductoria y cinco para enseñar los fundamentos básicos de Verilog. El resto se dedica a la realización de un procesador RISC.

En las cinco sesiones donde se explica Verilog, éste es presentado de forma paulatina de manera que en cada sesión el alumno aprende a describir un nuevo grupo básico de circuitos digitales. En la primera sesión, se explican los tipos de variables mínimas para describir circuitos a nivel RTL, como se describe un módulo, sus entradas y salidas, y como hacer una simulación muy simple. También, se enseña a asignar valores a variables a través de los comandos *assign* y *always*. Al final del laboratorio el alumno ha de ser capaz de codificar cualquier circuito combinacional que se exprese como una función Suma de Productos (SP) o Productos de Sumas (PS). El hecho de expresar un circuito como un conjunto de

funciones que son PS o SP, no aporta mucha abstracción respecto a hacerlo con esquemáticos. Para ello, en la segunda sesión se introducen los comandos *if/else* y *case* con lo que se pueden describir de una manera mucho más abstracta cualquier tipo de circuito combinacional, como por ejemplo decodificadores. El código es mucho más legible y es fácil entender la funcionalidad del circuito descrito, cosa que no pasa si se hace como SP o PS. En la tercera sesión se explica cómo describir circuitos secuenciales (latches, flip-flops, registros, contadores, etc ...) excepto máquinas de estado que se deja para el siguiente laboratorio. Finalmente, en la quinta sesión se explica cómo crear bloques y conectarlos entre ellos para reusarlos en otros diseños o hacer un diseño jerárquico. En cada laboratorio, se propone al alumno realizar un circuito usando los nuevos conceptos de Verilog explicados en la sesión. Estos circuitos se utilizarán luego para las prácticas del procesador RISC.

Al final de las cinco sesiones, el alumno ha de ser capaz de describir cualquier tipo de circuito digital a nivel RTL con Verilog y que sea sintetizable. Además, al alumno le deben haber quedado claros los pros y los contras de usar un lenguaje de descripción de hardware en vez de esquemáticos. Otro de los aspectos introducidos es el de simulación de un circuito. Mientras que el laboratorio de Diseño Digital Básico los alumnos comprobaban el funcionamiento del el circuito propuesto implementándolo en la placa de desarrollo, aquí se simula la funcionalidad del circuito a nivel RTL. Esto se hace con la herramienta de simulación lógica Modelsim de la casa Mentor Graphics y comprueban el correcto funcionamiento a través de un visualizador de ondas.

Las prácticas del procesador RISC tienen como finalidad que los alumnos vean de manera aplicada como funciona un procesador de este tipo. El procesador usado es de 32bits y fue desarrollado por profesores del departamento de electrónica con propósitos docentes. El hecho de que en prácticas tengan que trabajar con una implementación física del mismo procesador hace que los alumnos entiendan mejor los conceptos y vean como se trabaja con Verilog con un circuito de cierta complejidad. En estas sesiones los alumnos solo deben implementar la unidad de control del procesador RISC que se encarga de decodificar las instrucciones y generar las señales de control pertinentes del resto de etapas. Esto les obliga a tener que estudiar cómo se ejecuta cada instrucción a nivel de *hardware* y como trabajan las diferentes etapas. Para poder comprobar la correcta funcionalidad del procesador y de la unidad de control, los alumnos tienen que pensar programas en lenguaje ensamblador y luego pasarlo a código máquina ya que no existe un compilador para este procesador. De esta manera entran en contacto con la programación a bajo nivel y no se ve en ninguna otra parte de la carrera. Hoy en día estos lenguajes apenas se usan a no ser que se necesite precisamente generar un compilador o generar un código extremadamente eficiente. Aún así, se deben enseñar ya que sino no es posible entender cómo funciona cualquier procesador o máquina programable y podría ser que en el futuro alguno de los alumnos debiera diseñar algún circuito de este tipo.

Por último comentar sobre el diseño del procesador RISC es que éste no es *pipeline*. Esto se hace porque al ejecutarse cada instrucción en un único ciclo de reloj, es mucho más fácil ver

como se ejecuta ésta en cada etapa del procesador. En cambio, si el procesador se hace *pipeline*, cuesta mucho más ver como las instrucciones se ejecutan en cada etapa ya que se realizan en diferentes ciclos de reloj. En un principio se pensó en hacer una última sesión donde se trabajara con el procesador pipeline. Lo que pasó es que a los alumnos les costaba aprender el funcionamiento del procesador y manejar un circuito de esta complejidad. Por ello se decidió que no se introduciría el procesador con *pipeline* de manera que el alumno tuviera más tiempo de asimilar los conceptos básicos. Por el contrario, los alumnos no ven de manera práctica conceptos como *data forwarding*.

IV. LABORATORIO DE DISEÑO MICROELECTRÓNICO I

En este laboratorio los alumnos entran en contacto con el diseño microelectrónico por primera vez. Aquí deberán diseñar una puerta lógica a nivel de transistor y hacer su *layout* teniendo en cuenta que la puerta sea *standard cell*. Así entienden el concepto de *standard cell*, porque están limitadas en altura y no en anchura y como se disponen en filas. Con este primer contacto con *standard cells*, los alumnos salen preparados para afrontar el laboratorio de Diseño y Síntesis de Sistemas digitales, donde deberán hacer la síntesis física de un circuito digital con *standard cells*.

Este laboratorio también permite ver como se diseña cualquier tipo de circuito digital a nivel microelectrónico. Para ello trabajan con la herramienta Virtuoso de la casa Cadence y usan una tecnología CMOS de 0.35µm. Deben introducir el esquemático de la puerta a nivel de transistor, y dimensionar los transistores para conseguir los tiempos de subida y de bajada requeridos. Luego deben realizar el *layout*. Para comprobar que se cumplen las reglas de diseño y la equivalencia del circuito representado en esquemático y en *layout* (LVS) se usan las herramientas de Assura. Finalmente hay que hacer una extracción de las resistencias y capacidades parásitas del *layout* y volver a simular la puerta para ver los nuevos tiempos debido a éstas.

V. LABORATORIO DE DISEÑO Y SÍNTESIS DE SISTEMAS DIGITALES

A esta asignatura se le ha dado al aspecto práctico mucha importancia, con lo que se realiza un único mes de teoría y luego el resto de la asignatura se hace en el laboratorio. A pesar del nombre de la asignatura, ésta no solo tiene como propósito enseñar a sintetizar circuitos digitales en ASICs o FPGAs, sino también introducir nuevos aspectos del diseño de sistemas digitales como verificación, test, modelización funcional y uso de bloques IP.

Las sesiones de laboratorio están divididas en tres grandes bloques. El primer bloque tiene como objetivo mostrar al alumno nuevas potencialidades del lenguaje Verilog para la verificación de sistemas digitales. El segundo bloque, el más extenso, tiene como objetivo enseñar a sintetizar circuitos en FPGAs y ASICs, mostrar las similitudes y diferencias entre ambos procesos, y como se trabaja a nivel de puerta. El tercer bloque es una práctica en la cual los alumnos han de utilizar todo lo aprendido en los dos bloques anteriores para realizar un sistema digital complejo.

En el primer bloque de prácticas se muestran nuevas formas de trabajar con Verilog que aumentan la productividad y facilitan la verificación de sistemas digitales complejos. En laboratorio de la asignatura de sistemas digitales los alumnos verificaban el diseño a través de un visualizador de ondas. Esta forma de proceder puede llegar a ser inviable cuando hay que monitorizar centenares de señales que ejecutan miles o decenas de miles de conmutaciones en una simulación. Imaginemos por ejemplo, que se quiere comprobar la funcionalidad de una unidad aritmético lógica y se quiere verificar todos los estados y valores posibles de ésta. Está claro que dependiendo del número de estados y bits puede llegar a ser imposible verificar el correcto funcionamiento por inspección visual. Los lenguajes de descripción de hardware permiten escribir rutinas automáticas de generación de estímulos. Estas rutinas se hacen trabajan en paralelo con otras rutinas que miran que el resultado del circuito a los estímulos entrantes sea el esperado. De esta manera la verificación se automatiza escribiendo tests de verificación. Esta forma de proceder y también nuevos comandos de Verilog que permiten hacerlo se explican en esta parte del laboratorio. En éste laboratorio se usa la herramienta de simulación NC-Verilog de la casa Cadence para simular los circuitos. Con ello se quiere que los alumnos vean otras herramientas de simulación diferentes a ModelSim.

En la segunda parte del laboratorio se revisan los estilos de codificación a nivel RTL para generar código sintetizable y se explica cómo se hace la síntesis lógica y física en FPGAs y ASICs. Aunque los alumnos ya habían entrado en contacto con la síntesis en laboratorios anteriores, aquí se introducen los conceptos de restricciones de tiempo, área y consumo así como el análisis temporal estático. También ven que tanto la síntesis lógica como la física producen un netlist, representación del circuito a nivel de puerta, y como se simula para poder verificar la correcta funcionalidad del circuito sintetizado. La herramienta de síntesis usada es DC compiler de la casa Synopsys y la tecnología usada es la misma de las prácticas de Diseño Microelectrónico I.

La realización de la síntesis física en un ASIC es un proceso que requiere una serie de pasos, cada uno con una serie de dificultades. En el laboratorio los alumnos hacen la síntesis física de un circuito con lo que ven aspectos teóricos de una manera aplicada como por ejemplo el *placement* o la realización de un *clock tree*. Esta parte del laboratorio se realiza con sesiones muy guiadas. Se utiliza la herramienta de síntesis física SoC Encounter de la casa Cadence.

En el tercer bloque se propone diseñar un sistema que está basado en el procesador RISC de la asignatura de Sistemas Digitales y de varios periféricos. Primero se debe hacer un modelo funcional de todos los bloques y verificar la funcionalidad del sistema. Una vez está verificado todo el sistema, se tiene que pasar a la implementación a nivel RTL y volverlo a verificar. En este caso la verificación se llevará también a cabo en una FPGA. Finalmente el circuito se sintetizará en un ASIC. Esta parte del laboratorio está pensada para fomentar el trabajo en equipo y entre equipos, emulando un entorno profesional. Por ejemplo, para cada bloque se requieren dos equipos, uno que se encargue de la verificación y de los modelos funcionales y el otro de la codificación en RTL. Estos dos equipos deben a la vez interactuar con los equipos

responsables de los otros bloques con los que su bloque ha de comunicarse. También es necesario que haya un equipo que se encargue de coordinar todo los bloques a nivel de sistema y los equipos que trabajan en ellos. Al ser un sistema modular, se puede ajustar en número de periféricos al número de alumnos que hayan matriculados cada año en el laboratorio. Todos los equipos colaboran en la etapa de síntesis de todo el circuito y su posterior verificación.

VI. CONCLUSIONES

Los laboratorios de electrónica digital se han planteado de manera que el alumno vea varias maneras y niveles de diseñar circuitos digitales. El más bajo se enseña en el laboratorio de Diseño Microelectrónico ya que hay que realizar una puerta lógica a nivel de transistor. En laboratorio de Diseño Digital Básico el alumno aprende a diseñar circuitos digitales mediante captura de esquemáticos. Esta metodología de diseño tiene sus limitaciones, especialmente porque el diseño no es

transportable a otras tecnologías y no es eficiente cuando el número de puertas lógicas es elevado. Para subsanar estos inconvenientes nacieron los lenguajes de descripción de hardware como Verilog que se enseña en el laboratorio de Sistemas Digitales y Estructura de Procesadores. Por último, en la asignatura de Síntesis y Diseño de Sistemas Digitales los alumnos se les enseña la metodología para diseñar y verificar sistemas digitales de centenares de miles de puertas. En todos estos laboratorios se utilizan las últimas versiones de herramientas de diseño líderes en el mercado por lo que los alumnos salen capacitados para afrontar con éxito los retos del mercado laboral. En todos los laboratorios se enseña a los alumnos a plantear y resolver problemas de ingeniería así como la capacidad de auto aprendizaje y trabajo en grupo.